查询X5163(中文)供应商

X5163/X5165
带16Kb SPI EEPROM的CPU 监控器

一、 概述

1．1 一般说明

器件把四种常用的功能：上电复位、看门狗定时器、电源电压监控和块锁保护的串行 EEPROM 存储器集成在一个封装之内。这种组合降低了系统成本、减少了电路板空间和增加了可靠性。

器件上电时激活了上电复位电路，它保持 $\overline{RESET}$ /RESET 一段有效时间。这可使电源和振荡器稳定，然后处理器再执行代码。

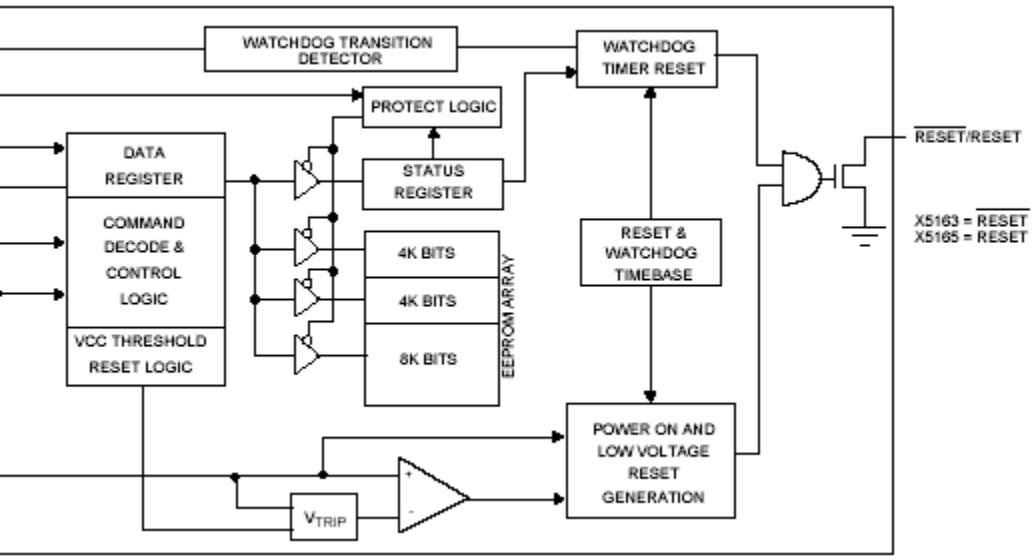
看门狗定时器对微控制器提供了一个独立的保护机制。当微处理器不能在超时时间之内复位定时器时，器件将激活 $\overline{RESET}$ /RESET 信号，用户可以从三个预置的值中选择一个超时时间，一旦选定，即使在断电后重启电源时也不会改变。

器件的低 V_{CC} 检测电路，可以保护系统免受低电压之影响，当 V_{CC} 降到最小 V_{CC} 转换点以下时，系统复位。复位一直持续到 V_{CC} 回到正常工作电平并且稳定为止，有 5 个工业标准的转换电压门限 V_{TRIP} 可以选用，并且 XICOR 独特的电路允许对门限重新编程以满足用户的需要或者对高精度应用的精细调整的需要。

1．2 特点

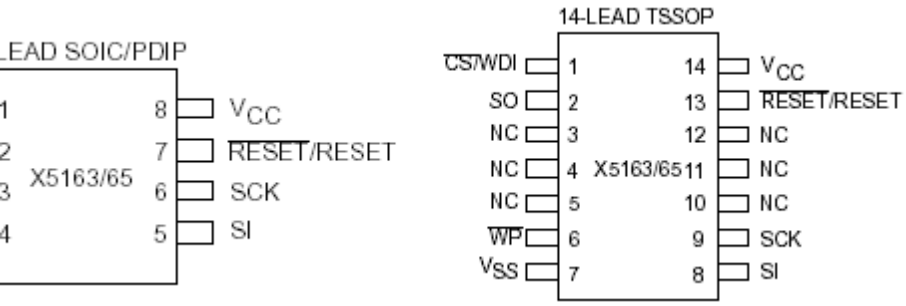
- 可选择的看门狗定时器
- 低 V_{CC} 检测并产生复位
  ——五种标准的复位门限电压
  ——用专用的编程顺序对低 V_{CC} 复位门限电压重新编程
  ——复位信号有效至 V_{CC}=1V
- 用易失性的标志位测定看门狗或低电压复位
- 电池功耗低、使用寿命长
  ——看门狗工作时，等待电流小于 50μA（最大）
  ——看门狗停止工作时，等待电流小于 1μA（最大）
  ——读操作期间，工作电流小于 400μA（最大）
- 16K 位 EEPROM
- 内置意外（inadvertent）写保护
  ——上电/掉电保护电路
  ——用块锁（Block Lock ™）保护 0、1/4、1/2 或者全部 EEPROM
  ——电路内（In Circuit）可编程 ROM 方式
- 2MHz SPI 接口方式（0，0 和 1，1）
- 最小 EEPROM 编程时间
  ——32 字节页面写方式
  ——自定时写周期
  ——5ms 写周期时间（典型）
- 工作电压 1.8V 至 3.6V、2.7V 至 5.5V 以及 4.5V 至 5.5V
- 可供封装
  ——14 引脚 TSSOP、8 引脚 SOIC

1．3　方框图



1．4 引脚排列及说明

引脚排列如下图



引脚说明如下表

引脚 (SOIC/ PDIP)	引脚 (TSSOP)	名称	功能
1	1	$\overline{CS}$ / $\overline{WDI}$	**片选输入脚**。$\overline{CS}$ 为高时，器件未选中且 SO 输入引脚处于高阻抗状态。除非正在进行一次非易失性写周期，否则器件将置入待机状态。$\overline{CS}$ 为低时，使能器件，将其置入工作状态。上电后在开始任何操作之前，要求在 $\overline{CS}$ 上有一次从高到低的跳变。 **看门狗输入脚**。WDI 引脚上的一次从高到低的跳变重新启动看门狗定时器。若在看门狗超时时间内没有发生一次由高到低的跳变则会激活 $\overline{RESET}$ /RESET。
2	2	SO	**串行输出端**。SO 是一个串行数据推/拉输出引脚。当读周期时，数据从该引脚移出。数据由串行时钟的下降沿同步输出。
5	8	SI	**串行输入端**。SI 是串行数据输入端。所有操作码、字节地址和数据都从该引脚输入。输入数据由串行时钟的上升边锁存。发送所有的操作码（表 1）、地址和数据 MSB 在前。
6	9	SCK	**串行时钟**。串行时钟控制串行总线数据输入和输出的时序。出现在 SI 引脚上的操作码、地址或数据位锁存在串行时钟的上升沿，而串行时钟的下降沿则改变 SO 引脚上的输出数据。
3	6	$\overline{WP}$	**写保护脚**。$\overline{WP}$ 引脚与非易失性的 WPEN 位一起“锁定”看门狗定时器控制和存储器的写保护位。
4	7	V_{SS}	地
8	14	V_{CC}	电源电压
7	13	$\overline{RESET}$ / RESET	复位输出。$\overline{RESET}$ /RESET 是一个有效低/高电平的漏极开路输出。只要 VCC 降到低于最小 VCC 感应电平时，该引脚就被激活，并保持激活状态直至 VCC 上升到高于最小 VCC 感应电平 200ms。如果看门狗定时器被使能并且 SDA 保持为高或为低的时间超过可选的看门狗超时时间，则 $\overline{RESET}$ /RESET 引脚被激活。$\overline{CS}$ 的下降沿复位看门狗定时器。在上电达到 1V 时激活 $\overline{RESET}$ /RESET 引脚，它保持激活状态直到电源电压稳定后 200ms。
	3-5，10-12	NC	无内部连接。

二、 工作原理

2．1 上电复位

加电到X5163/X5165时激活一个“上电复位电路”，该电路在1V时有效，并使 $\overline{RESET}$ /RESET脚有效，这个信号可以避免系统微处理器在电压不足的状态下开始工作或者振荡器稳定之前工作。当V_{CC}超过器件的V_{TRIP}门限值200ms（额定）后，电路释放 $\overline{RESET}$ /RESET，允许处理器开始执行代码。

2．2 低电压监控

在工作中，X5163/X5165监控V_{CC}电平，并且如果电源电压降到低于预设的最小V_{TRIP}时，产生 $\overline{RESET}$ /RESET。$\overline{RESET}$ /RESET信号防止微处理器在电源失效或节电情况下工作。除非电压降到低于1V，否则 $\overline{RESET}$ /RESET信号一直保持有效。它还保持有效至V_{CC}回升并超过V_{TRIP}后200ms。

2．3　看门狗定时器

看门狗定时器电路通过监控WDI输入引脚来监控微处理器的活动。为了避免发生一个 $\overline{RESET}$ /RESET信号，微处理器必须定期地触发 $\overline{CS}$ /WDI引脚。在看门狗的超时时间结束之前 $\overline{CS}$ /WDI引脚必须从高切换至低。状态寄存器中的两个非易失性的控制位的状态决定看门狗定时器的周期。微处理器可以改变这些看门狗控制位，它们也可通过保持 $\overline{WP}$ 引脚为低同时设置WPEN位为高来锁存。

2．4　V_{CC}门限重新设置步骤

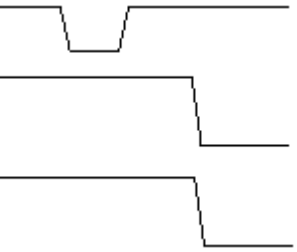
X5163/X5165在出厂时，设置在标准的V_{CC}门限（V_{TRIP}）电压。这个值在正常工作和储藏条件下不会改变。但是，在标准V_{TRIP}不是很适合的应用中，或者对V_{TRIP}值需要更高的精度时，X5163/X5165的门限是可以调整的。

2．4．1 设置 V_{TRIP} 电压

该步骤用来将 V_{TRIP} 设置成一个更高的电压值。例如，如果当前的 V_{TRIP} 为 4.4V 且新的 VTRIP 数据为 4.6V，则该程序直接改变 V_{TRIP}。如果新的设置值低于当前设置值，则在设置新值前必须重新设置跳变点。

为设置新的 V_{TRIP} 电压，要在 V_{CC} 脚加所需的 V_{TRIP} 门限电压并保持 $\overline{CS}$ /WDI 引脚和 $\overline{WP}$ 引脚为高。$\overline{RESET}$ 和 SO 引脚保持不连接状态。再加编程电压 V_P 至 SCK 和 SI 并使 $\overline{CS}$ /WDI 引脚发生先低后高的脉冲。去掉 V_P，完成该时序。

图 1 设置 V_{TRIP} 电压



2．4．2　重新设置 V_{TRIP} 电压

本步骤用来将 V_{TRIP} 设置为“较低的”电压电平。例如，如果当前的 V_{TRIP} 是 4.4V 且 V_{TRIP} 被重新设置。则新的 V_{TRIP} 稍许低于 1.7V。将电压设置为一较低值时必须使用本步骤。

为了重新设置新的 V_{TRIP} 电压，要加 2.7V 至 5.5V 间的电压至 V_{CC} 脚。保持 $\overline{CS}$ /WDI 脚、$\overline{WP}$ 脚和 SCK 脚为高。$\overline{RESET}$ 和 SO 脚保持未连接状态。仅在 SI 脚加编程电压 V_P，并使 $\overline{CS}$ /WDI 引脚发生先低后高的脉冲。去掉 V_P，完成该时序。

图2　重新设置V_{TRIP}电压

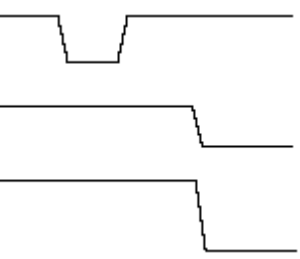


图 3　V_{TRIP} 编程时序流程图

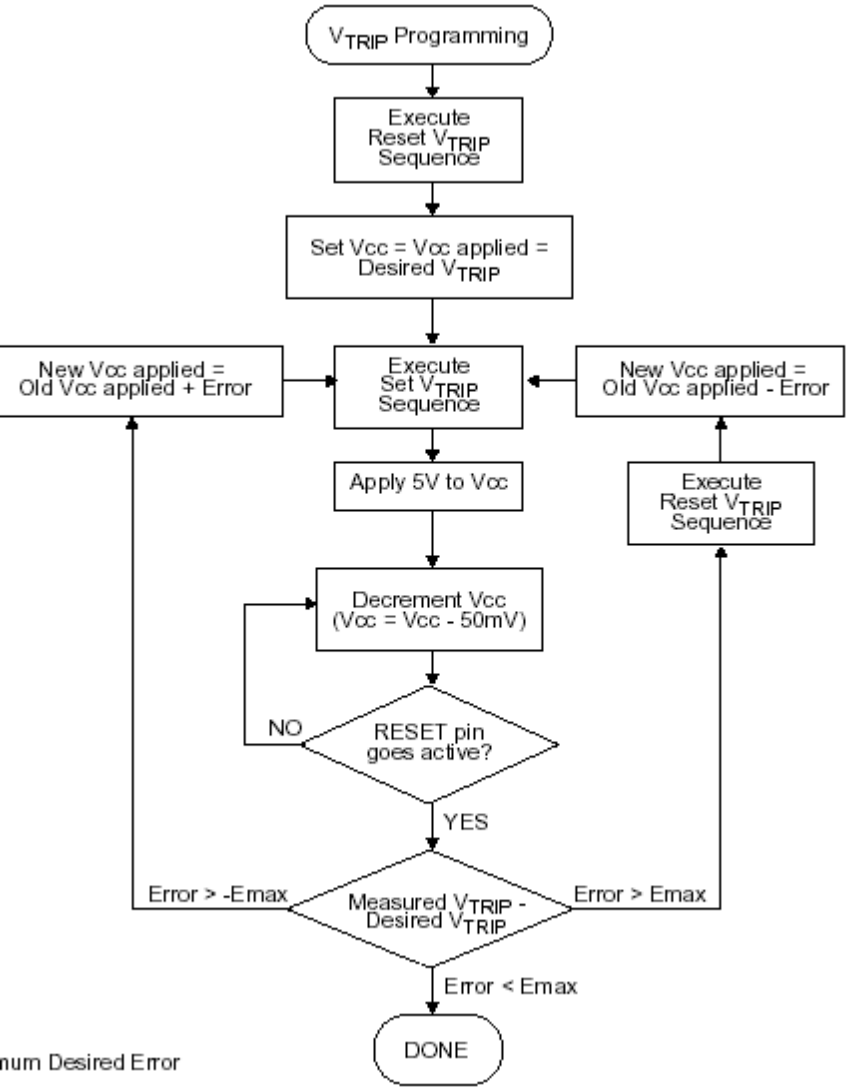
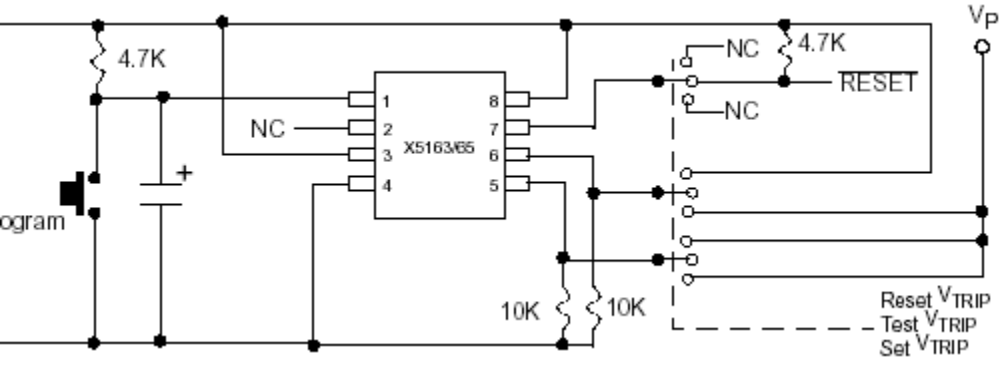


图 3 重新设置 V_{TRIP} 电路样图



2．5　SPI 串行存储器

器件的存储器部分是带有 XICOR 公司的块锁保护的 CMOS 串行 EEPROM 阵列。阵列的内部组织是 x8 位。器件具有串行外围接口（SPI）和软件协议的特点，允许在简单的四线总线上工作。

器件利用 XICOR 专有的直接写入晶片，提供最小为 100000 次擦写和最少为 100 年的数据保存期。

器件设计成可直接与很多通用微控制器系列同步串行外围接口（SPI）连接。器件包括一个 8 位指令寄存器。通过 SI 输入端可访问寄存器，且数据被同步输入 SCK 的上升沿。在整个操作中 $\overline{CS}$ 必须为低。

所有的指令（表 1）、地址和数据的传送都是 MSB 在前。在 $\overline{CS}$ 为低后 SI 线上的数据输入被锁存在 SCK 的第一个上升沿。SO 线上的数据由 SCK 的下降沿输出。。SCK 是静态的，允许用户停止时钟然后再启动它以便在它停止的地方恢复操作。

表 1　指令组

Name	Instruction Format*	Operation
N	0000 0110	Set the Write Enable Latch (Enable Write Operations)
,	0000 0000	Set Flag Bit
FLB	0000 0100	Reset the Write Enable Latch/Reset Flag Bit
R	0000 0101	Read Status Register
R	0000 0001	Write Status Register(Watchdog,BlockLock,WPEN & Flag Bits)
)	0000 0011	Read Data from Memory Array Beginning at Selected Address
E	0000 0010	Write Data to Memory Array Beginning at Selected Address

注：指令在左端为 MSB，指令传送是 MSB 在前。

2．6　写使能锁存

器件有写使能锁存功能。在一次写操作开始以前这个锁存必须被设置。WREN 指令将设置该锁存而 WRDI 指令将复位该锁存（见图 3）。该锁存在一次上电时和和一次有效的写周期完成后自动地复位。

2．7　状态寄存器

通过RDSR指令可访问状态寄存器。可以在任何时候甚至是写周期期间对状态寄存器读。它的格式如下所示：

	5	4	3	2	1	0
3	WD1	WD0	BL1	BL0	WEL	WIP

WIP（Write-in-Progress）位是易失性只读位，它指明器件是否忙于内部非易失性写操作。WIP位用RDSR指令读出。当置“1”时，非易失性写操作正在进行；当置“0”时，没有写操作。

WEL（Write Enable Latch）位指出“写使能”锁存的状态。当WEL=1表示锁存被设为高；而当WEL=0表示锁存复位为低。WEL位是易失性只读位。WREN指令设置WEL位；而WRDS指令复位WEL位。

BL0、BL1（Block Lock）位设置块锁保护的范围。这二个非易失性位用WRSR指令来编程，允许用户保护EEPROM阵列的1/4、1/2、全部或0（见下表）。任何被块锁保护的存储器部分都只能读出不能写入。受保护的状态将保持到BL位改变而禁止对存储器的这些部分的块锁保护为止。

Bits	Array Addresses Protected
L0	X5163/X5165
0	None
1	$0600–$07FF
0	$0400–$07FF
1	$0000–$07FF

表 2　块锁保护矩阵

	STATUS REGISTER	DEVICE PIN	BLOCK	BLOCK	STATUS REGISTER
	WPEN	WP#	PROTECTED BLOCK	UNPROTECTED BLOCK	WPEN, BL0, BL1 WD0, WD1
	X	X	Protected	Protected	Protected
	1	0	Protected	Writable	Protected
	0	X	Protected	Writable	Writable
	X	1	Protected	Writable	Writable

WD0、WD1（Watchdog Timer）位选择看门狗定时器的超时周期。这些非易失性位用 WRSR 指令编程。

gister Bits	Watchdog Time-out (Typical)
WD0	
0	1.4 Seconds
1	600 Milliseconds
0	200 Milliseconds
1	Disabled

标志位（FLAG）显示易失性锁存的状态，该易失性锁存的状态可由系统用 SFLB 和 RFLB 指令设置和复位。在上电时标志位自动复位。系统用该标志位来确定是否因看门狗超时或电源失效而发生了一次复位。

非易失性的 WPEN 位可用 WRSR 指令编程。该位与$\overline{WP}$引脚一起可提供电路内可编程 ROM 功能（In-Circuit Programmable ROM function）（见表 2）。当$\overline{WP}$为低且 WPEN 位编程至高时禁止所有状态寄存写操作。

2．8　电路内可编程 ROM 方式（In Circuit Programmable ROM Mode）

此机制可避免块锁和看门狗位被意外损坏。在锁存状态中（可编程ROM方式），$\overline{WP}$引脚为低，非易失性位WPEN为“1”。这种方式禁止对器件状态寄存器的非易失性写操作。

在一次对状态寄存器的内部写周期正在进行时，置$\overline{WP}$引脚为低而WPEN为“1”不会终止该写操作，但对状态寄存器的下一次写操作被禁止。

当$\overline{WP}$为高时，所有功能包括对状态寄存器的非易失性写均能正常工作。

设状态寄存器中的WPEN位为“0”则封闭$\overline{WP}$引脚的功能，无论$\overline{WP}$为高或为低都允许向状态寄存器写入。在$\overline{WP}$引脚为低时置WPEN位为“1”激活可编程ROM方式，因此在改变状态寄存器之前要求改变$\overline{WP}$引脚。这允许在制造时将器件配置为系统中$\overline{WP}$引脚接地且仍可编程状态寄存器。该配置也可将配置数据、制造时间和其它参数加载至EEPROM，接着通过设置块锁位来设置存储器的被保护区域，最后通过设置WPEN位来设定“OTP方式”。故数据改变要求通过硬件来改变。

2．9　读时序

从EEPROM存储器阵列中读时，$\overline{CS}$首先被拉低以选择器件。向器件传送8位读（READ）指令接着是16位地址。在读操作码和地址送出后，存储位于在所选地址的存储器中的数据在SO线上被移出。继续提供时钟脉冲可接着读出存储在位于下一个地址的存储器中的数据。每移出一个字节地址自动增加至下一个更高的地址。在达到最高地址时，地址计数器返回到地址$0000，允许读周期无限期地继续。将$\overline{CS}$

拉高可终止读操作。参见“读EEPROM阵列时序”（图5）。为了读状态寄存器，首先要拉低$\overline{CS}$ 线以选中器件，接着发送8位的RDSR指令。在RDSR操作码发出以后，状态寄存器的内容在SO线上被移出。参见“读状态寄存器时序”（图6）。

2．10　写时序

在试图向器件写入数据前必须首先通过发送WREN指令来设置“写使能”锁存（WEL）（见图7）。$\overline{CS}$ 先被拉低，接着向器件输入WREN指令。在指令的所有的8位传送完后，$\overline{CS}$ 必须被拉高。如果用户在发送完WREN指令后没有将$\overline{CS}$ 拉高而继续写操作，则该写操作将被忽略。

为了向EEPROM存储器阵列写入数据，用户接着发送写（WRITE）指令，跟着是16位地址和被写入的数据。任何不用的地址位都被指令为“0”。写操作最少要用32个时钟。$\overline{CS}$ 必须为低并在该操作期间一直保持为低。如果地址计数器达到一页的末端而时钟还在继续时，计数器将返回至该页的首地址，并覆盖任何之前已写入的数据。

对于将完成的页面写操作（字节或页面写）而言，在写入的最后一个数据的位0被同时输入后，$\overline{CS}$ 只能被拉高。如果它在其它任何时候被拉高则不能完成写操作（图8）。

为向状态寄存器写，在WRSR指令之后应跟随被写入的数据（见图9）。数据位0和位1必须为“0”。

在状态寄存器或EEPROM时序之后，当写操作正在进行时，可以读状态寄存器来检查WIP位。此时WIP位将为高。

2．11　应用笔记

器件在以下状态中可上电：

- 器件处于低功耗等待状态。
- $\overline{CS}$ 上需要一次从高至低的跳变以进入激活状态并准备接收一个指令。
- SO引脚处于高阻抗。
- 写使能锁存位被复位。
- 标志位被复位。
- 在t_{PURST}期间复位信号有效。

2．12　数据保护

器件有以下电路以避免意外的写入：

- 必须发出WREN指令以设置写使能锁存。
- 在适当的时钟数据时$\overline{CS}$ 必须变高以便启动一次非易失性写。

图5　读EEPROM阵列时序

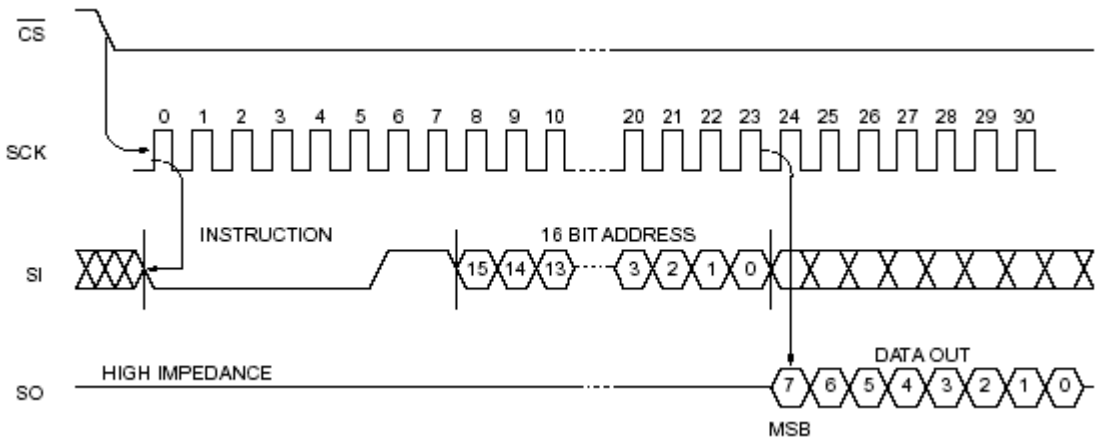


图6　读状态寄存器时序

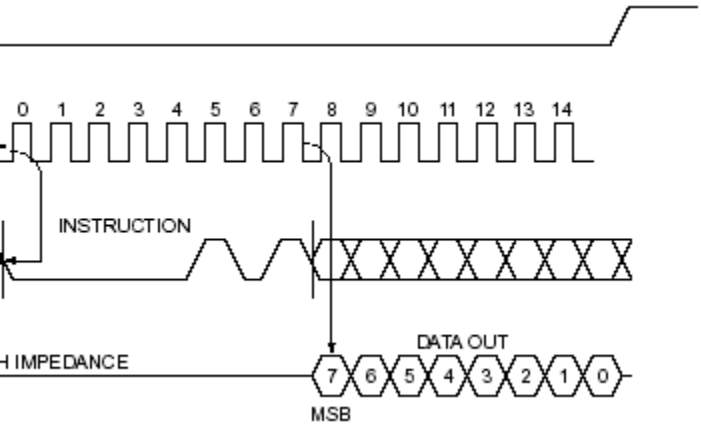


图 7　写使能锁存时序

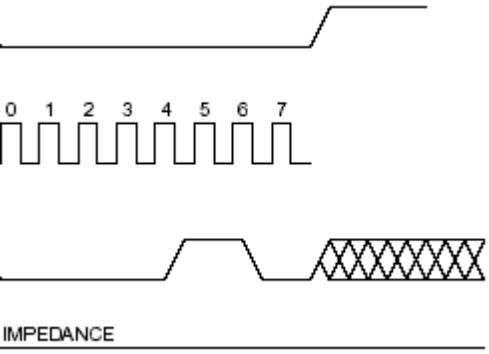


图 8　写时序

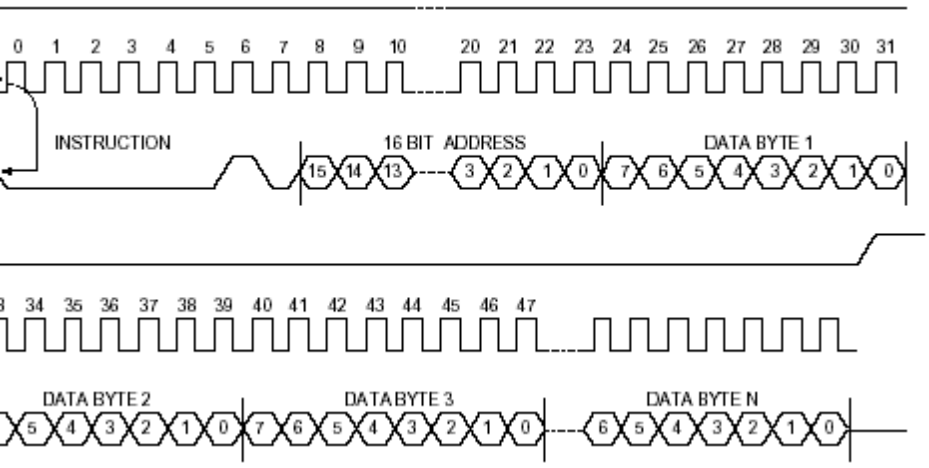
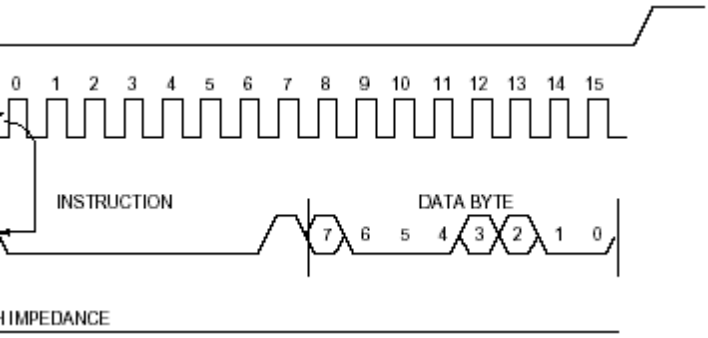


图 9　状态寄存器写时序



符号表

WAVEFORM	INPUTS	OUTPUTS
———	Must be steady	Will be steady
⟋⟋⟋	May change from LOW to HIGH	Will change from LOW to HIGH
⟍⟍⟍	May change from HIGH to LOW	Will change from HIGH to LOW
⟋⟍⟋⟍	Don't Care: Changes Allowed	Changing: State Not Known
⟋⟍ ⟍⟋	N/A	Center Line is High Impedance

三、　特性

3．1 极限参数*

工作温度	-65°C 至 +135°C
贮存温度	-65°C 至 +150°C
任何引脚上的电压（相对于 V_{SS}）	-1.0V 至 7.0V
直流输出电流	5 mA
引线温度（焊接，10秒）	300°C

*注：强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效工作。延长在极限参数条件下的工作时间会影响器件的可靠性。

3．2　推荐工作条件

	Min.	Max.
ial	0°C	70°C
l	–40°C	+85°C

Device Option	Supply Voltage
–1.8	1.8V-3.6V
–2.7 or -2.7A	2.7V to 5.5V
Blank or -4.5A	4.5V-5.5V

3．3　直流工作特性（除非另有规定，否则在推荐条件下工作）

Parameter	Limits			Units	Test Conditions
	Min.	Typ.	Max.		
cc Write Current (Active)			5	mA	SCK = V_{CC} x 0.1/V_{CC} x 0.9 @ 2MHz, SO = Open
cc Read Current (Active)			0.4	mA	SCK = V_{CC} x 0.1/V_{CC} x 0.9 @ 2MHz, SO = Open
cc Standby Current WDT=OFF			1	µA	$\overline{CS}$ = V_{CC}, V_{IN} = V_{SS} or V_{CC}, V_{CC} = 5.5V
cc Standby Current WDT=ON			50	µA	$\overline{CS}$ = V_{CC}, V_{IN} = V_{SS} or V_{CC}, V_{CC} = 5.5V
cc Standby Current WDT=ON			20	µA	$\overline{CS}$ = V_{CC}, V_{IN} = V_{SS} or V_{CC}, V_{CC} =3.6V
out Leakage Current		0.1	10	µA	V_{IN} = V_{SS} to V_{CC}
utput Leakage Current		0.1	10	µA	V_{OUT} = V_{SS} to V_{CC}
out LOW Voltage	–0.5		V_{CC}x0.3	V	
out HIGH Voltage	V_{CC}x0.7		V_{CC}+0.5	V	
utput LOW Voltage			0.4	V	V_{CC} > 3.3V, I_{OL} = 2.1mA
utput LOW Voltage			0.4	V	2V < V_{CC} ≤ 3.3V, I_{OL} = 1mA
utput LOW Voltage			0.4	V	V_{CC} ≤ 2V, I_{OL} = 0.5mA
utput HIGH Voltage	V_{CC}–0.8			V	V_{CC} > 3.3V, I_{OH} = –1.0mA
utput HIGH Voltage	V_{CC}–0.4			V	2V < V_{CC} ≤ 3.3V, I_{OH} = –0.4mA
utput HIGH Voltage	V_{CC}–0.2			V	V_{CC} ≤ 2V, I_{OH} = –0.25mA
eset Output LOW Voltage			0.4	V	I_{OL} = 1mA

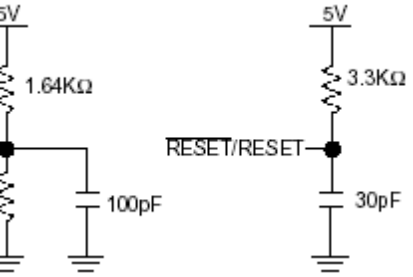
3．4　电容（T_A = +25°C, f = 1MHz, V_{CC} = 5V）

Test	Max.	Units	Conditions
Output Capacitance (SO, $\overline{RESET}$, RESET)	8	pF	V_{OUT} = 0V
Input Capacitance (SCK, SI, $\overline{CS}$, $\overline{WP}$)	6	pF	V_{IN} = 0V

注：（1）V_{IL} min.和 V_{IH} max.仅供参考，未经测试。
（2）该参数为周期性取样，未经100%测试。

3．5 交流特性

3．5．1　在 V_{CC} 为 5V 时的等效交流负载电路



3．5．2　交流测试条件

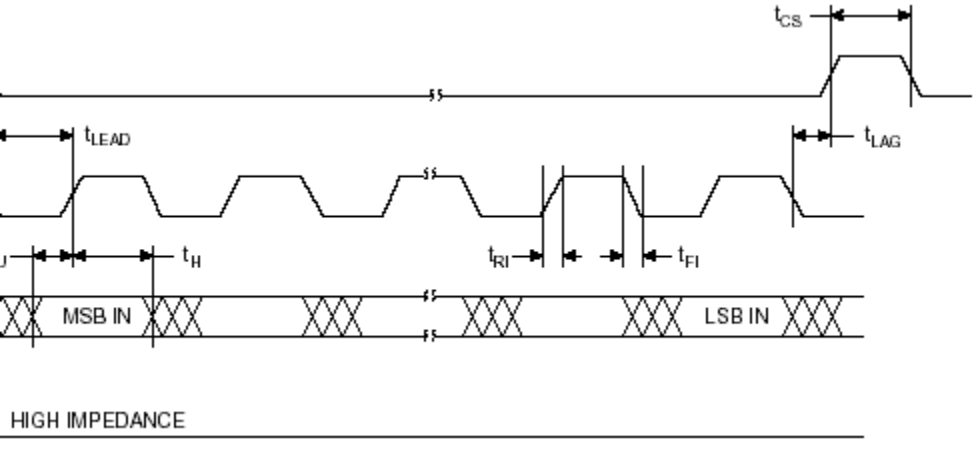
Levels	V_{CC} x 0.1 to V_{CC} x 0.9
nd Fall Times	10ns
tput Timing Level	V_{CC} x0.5

3．5．3 交流工作特性（除非另有规定，否则在推荐条件下工作）

（1）串行输入时序

	Parameter	1.8-3.6V		2.7-5.5V		Units
		Min.	Max.	Min.	Max.	
	Clock Frequency	0	1	0	2	MHz
	Cycle Time	1000		500		ns
	$\overline{CS}$ Lead Time	500		250		ns
	$\overline{CS}$ Lag Time	500		250		ns
	Clock HIGH Time	400		200		ns
	Clock LOW Time	400		200		ns
	Data Setup Time	50		50		ns
	Data Hold Time	50		50		ns
	Input Rise Time		100		100	ns
	Input Fall Time		100		100	ns
	$\overline{CS}$ Deselect Time	500		500		ns
	Write Cycle Time		10		10	ms

（2）串行输入时序表



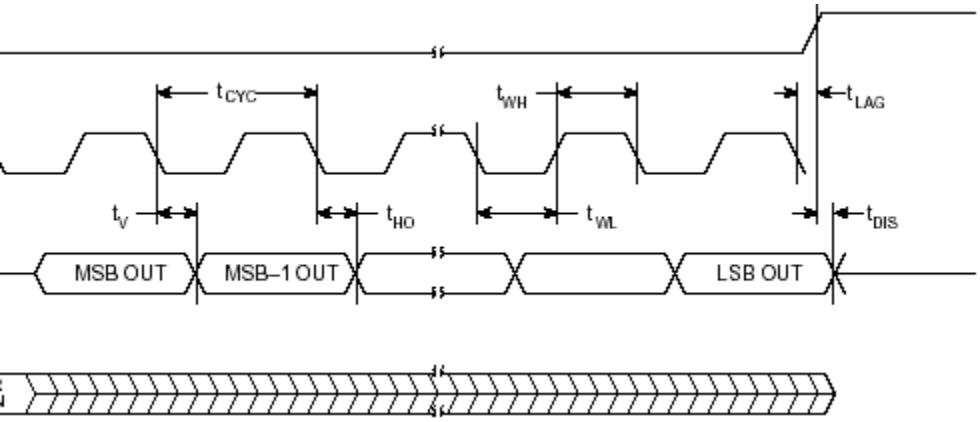
（3）串行输出时序

	Parameter	1.8-3.6V		2.7-5.5V		Units
		Min.	Max.	Min.	Max.	
	Clock Frequency	0	1	0	2	MHz
	Output Disable Time		250		250	ns
	Output Valid from Clock Low		400		200	ns
	Output Hold Time	0		0		ns
	Output Rise Time		100		100	ns
	Output Fall Time		100		100	ns

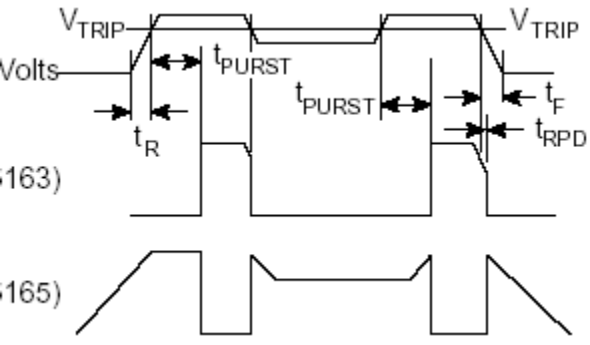
注：（3）该参数为周期性取样，未经 100%测试。

（4）t_{WC} 是在一次有效的写时序发出后 $\overline{CS}$ 的上升沿到自定时内部非易失性写周期结束的时间。

（4）串行输出时序



3．6　上电和掉电时序

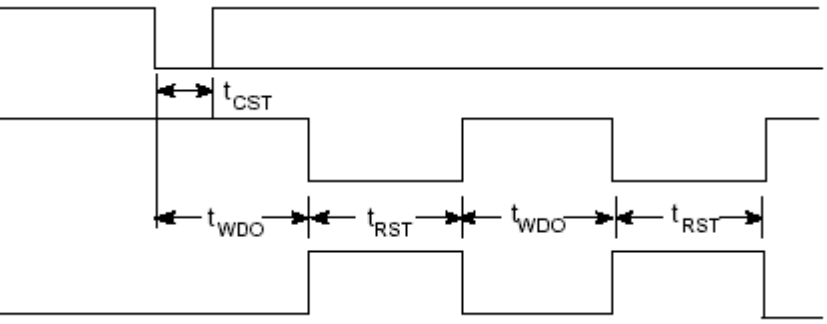


3．7 $\overline{RESET}$ 输出时序

	Parameter	Min.	Typ.	Max.	Units
	Reset Trip Point Voltage, X5163-4.5A, X5163-4.5A	4.5	4.63	4.75	
	Reset Trip Point Voltage, X5163, X5165	4.25	4.38	4.5	V
	Reset Trip Point Voltage, X5163-2.7A, X5165-2.7A	2.85	2.92	3.0	V
	Reset Trip Point Voltage, X5163-2.7, X5165-2.7	2.55	2.63	2.7	V
	Reset Trip Point Voltage, X5163-1.8, X5165-1.8	1.7	1.75	1.8	
	V_{TRIP} Hysteresis (HIGH to LOW vs. LOW to HIGH V_{TRIP} voltage)		20		mV
	Power-up Reset Timeout	100	200	280	ms
	V_{CC} Detect to Reset/Output			500	ns
	V_{CC} Fall Time	100			µs
	V_{CC} Rise Time	100			µs
	Reset Valid V_{CC}	1			V

注：（5）该参数为周期性取样，未经 100%测试。
（6）典型值未测试。

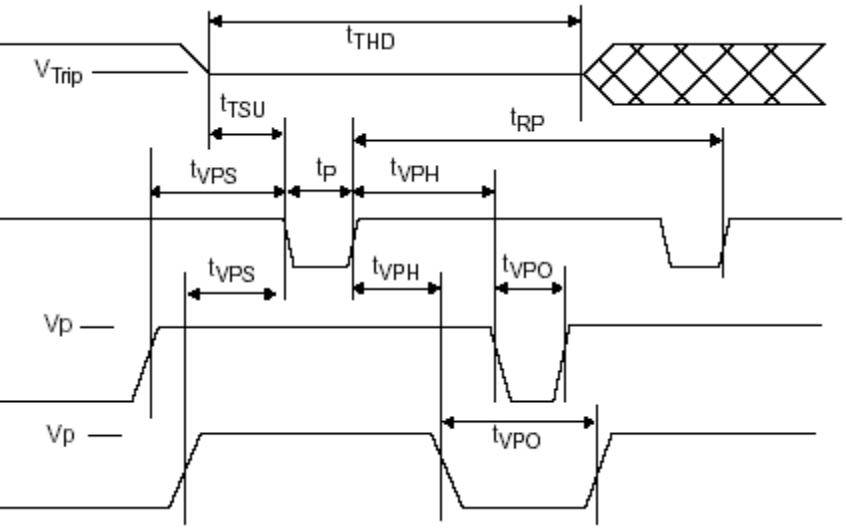
3．8 $\overline{CS}$ / *WDI* 与 $\overline{RESET}$ /RESET对比时序



3．9 $\overline{RESET}$ /RESET 输出时序

	Parameter	Min.	Typ.	Max.	Units
	Watchdog Timeout Period,				
	WD1 = 1, WD0 = 0	100	200	300	ms
	WD1 = 0, WD0 = 1	450	600	800	ms
	WD1 = 0, WD0 = 0	1	1.4	2	sec
	$\overline{CS}$ Pulse Width to Reset the Watchdog	400			ns
	Reset Timeout	100	200	300	ms

3．10 V_{TRIP} 设置条件



3．11 V_{TRIP} 重新设置条件

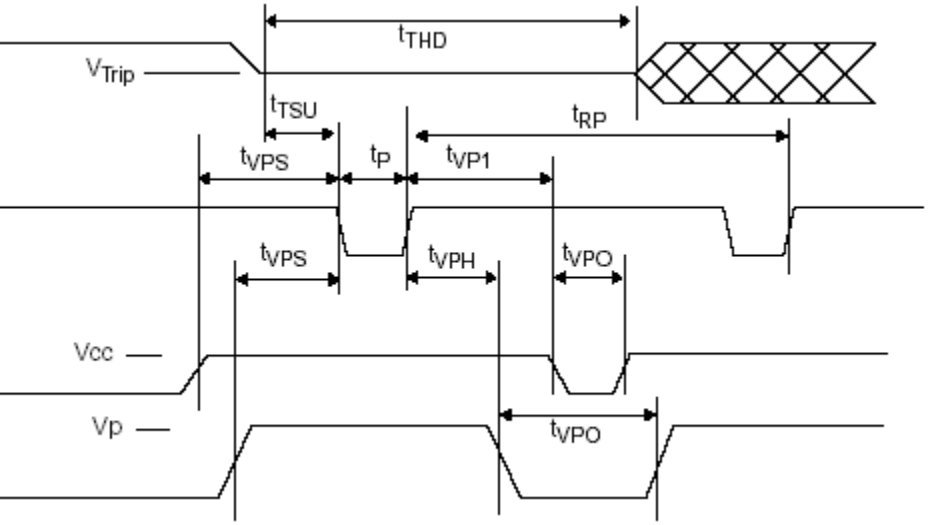
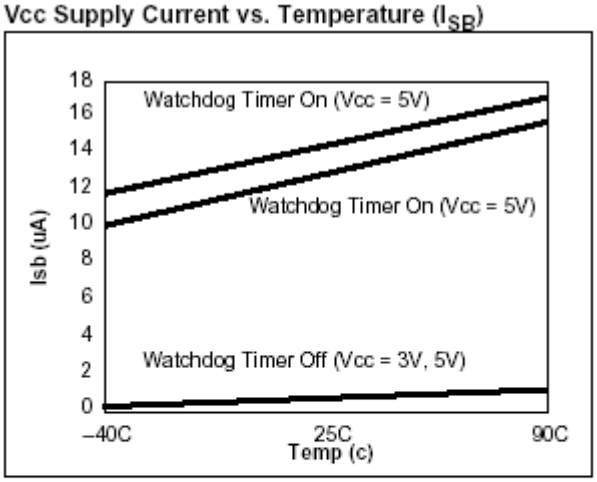


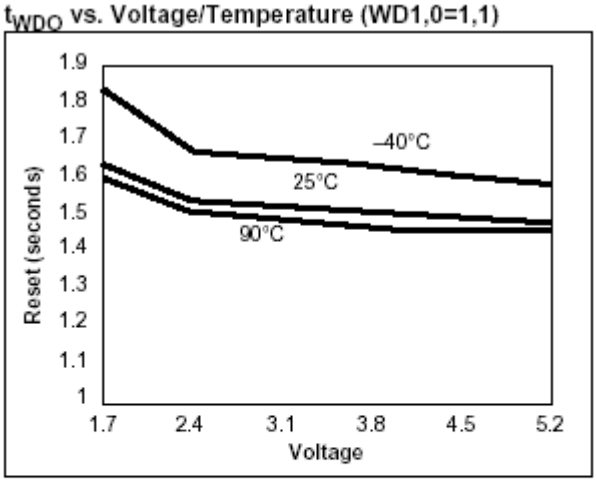
表 3　V_{TRIP} 编程规定：Vcc=1.7-5.5V；温度= 0°C 至 70°C

	Description	Min	Max	Units
	SCK V_{TRIP} Program Voltage Setup time	1		µs
	SCK V_{TRIP} Program Voltage Hold time	1		µs
	V_{TRIP} Program Pulse Width	1		µs
	V_{TRIP} Level Setup time	10		µs
	V_{TRIP} Level Hold (stable) time	10		ms
	V_{TRIP} Write Cycle Time		10	ms
	V_{TRIP} Program Cycle Recovery Period (Between successive programming cycles)	10		ms
	SCK V_{TRIP} Program Voltage Off time before next cycle	0		ms
	Programming Voltage	15	18	V
	V_{TRIP} Programed Voltage Range	1.7	5.0	V
	Initial V_{TRIP} Program Voltage accuracy (Vcc applied - V_{TRIP}) (Programmed at 25°C.)	-0.1	+0.4	V
	Subsequent V_{TRIP} Program Voltage accuracy [(Vcc applied - V_{ta1}) - V_{TRIP}) (Programmed at 25°C.)	-25	+25	mV
	V_{TRIP} Program Voltage repeatability (Successive program operations.) (Programmed at 25°C.)	-25	+25	mV
	V_{TRIP} Program variation after programming (0-75°C). (Programmed at 25°C.)	-25	+25	mV

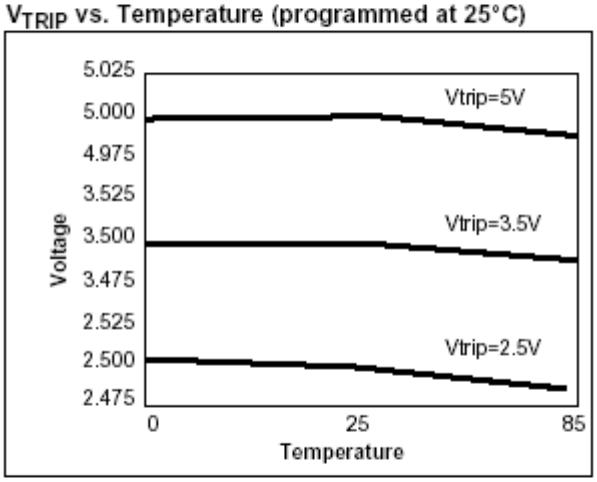
Vcc Supply Current vs. Temperature (I_{SB})



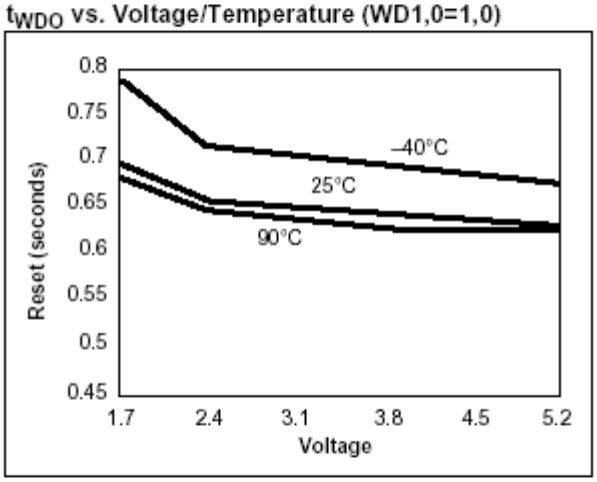
t_{WDO} vs. Voltage/Temperature (WD1,0=1,1)



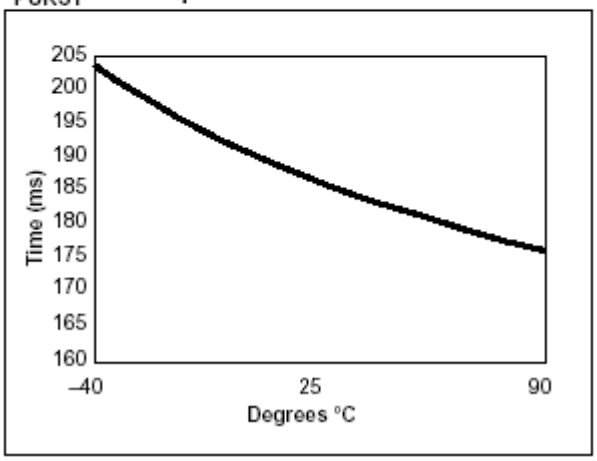
V_{TRIP} vs. Temperature (programmed at 25°C)



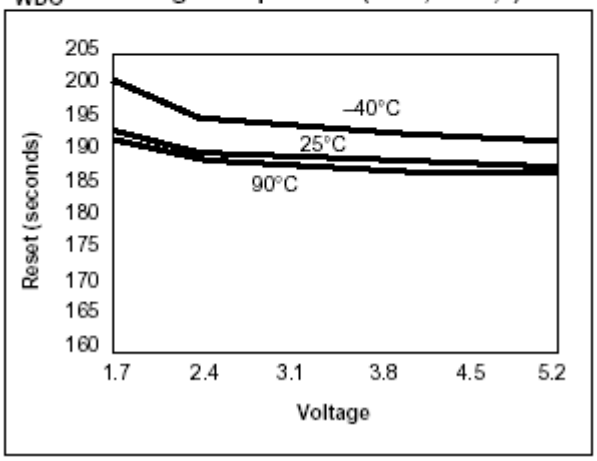
t_{WDO} vs. Voltage/Temperature (WD1,0=1,0)



t_{PURST} vs. Temperature

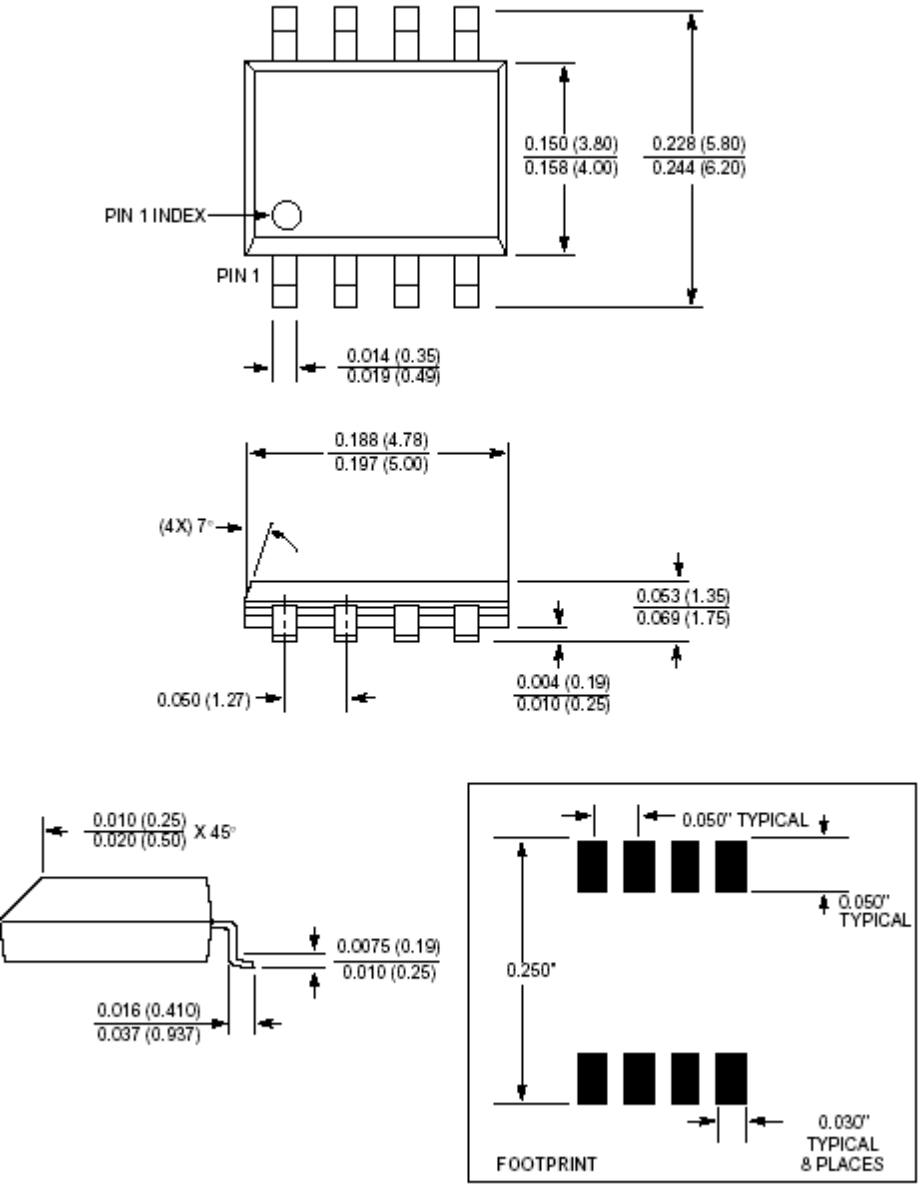


t_{WDO} vs. Voltage/Temperature (WD1,0 0=0,1)



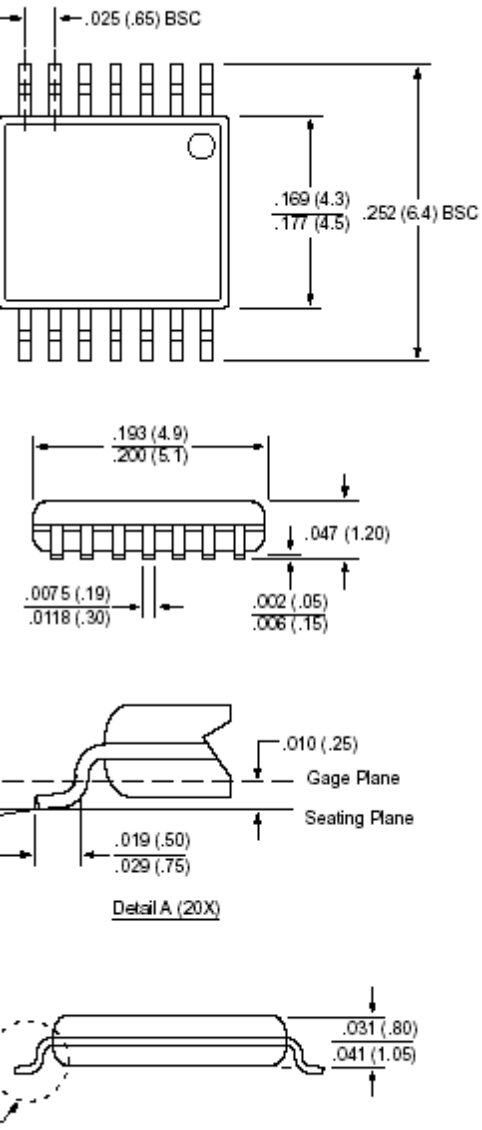
四、 封装信息

8-LEAD PLASTIC SMALL OUTLINE GULL WING PACKAGE TYPE S



NOTE: ALL DIMENSIONS IN INCHES (IN PARENTHESES IN MILLIMETERS)

AD PLASTIC, TSSOP, PACKAGE TYPE V



ENSIONS IN INCHES (IN PARENTHESES IN MILLIMETERS)

五、订购信息

V_{TRIP} Range	Package	Operating Temperature Range	PART NUMBER $\overline{RESET}$ (Active LOW)	PART NUMBER RESET (Active HIGH)
4.5.4.75	8 pin PDIP	0ºC - 70ºC		
	8L SOIC	0ºC - 70ºC	X5163S8-4.5A	X5165S8-4.5A
		-40ºC - 85ºC	X5163S8I-4.5A	
	14L TSSOP	0ºC - 70ºC		
		-40ºC - 85ºC		
4.25.4.5	8 pin PDIP	0ºC - 70ºC	X5163P	X5165P
	8L SOIC	0ºC - 70ºC	X5163S8	X5165S8
		-40ºC - 85ºC	X5163S8I	
	14L TSSOP	0ºC - 70ºC	X5163V14	
		-40ºC - 85ºC		
2.85-3.0	8L SOIC	0ºC - 70ºC	X5163S8-2.7A	
		-40ºC - 85ºC		
	14L TSSOP	0ºC - 70ºC		
		-40ºC - 85ºC		
2.55-2.7	8L SOIC	0ºC - 70ºC	X5163S8-2.7	X5165S8-2.7
		-40ºC - 85ºC		
	14L TSSOP	0ºC - 70ºC	X5163V14-2.7	
		-40ºC - 85ºC		
1.7-1.8V	8L SOIC	0ºC - 70ºC	X5163S8-1.8	X5165S8-1.8
		-40ºC - 85ºC		
	14L TSSOP	0ºC - 70ºC		
		-40ºC - 85ºC		

六、器件标记信息

W
X

Blank = 8-Lead SOIC
V = 14 Lead TSSOP

Blank = 5V ±10%, 0°C to +70°C, V_{TRIP}=4.25-4.5
A=5V±10%, 0°C to +70°C, V_{TRIP} = 4.5-4.75
I = 5V ±10%, –40°C to +85°C, V_{TRIP}=4.25-4.5
IA = 5V ±10%, –40°C to +85°C, V_{TRIP}=4.5-4.75
F = 2.7V to 5.5V, 0°C to +70°C, V_{TRIP}=2.55-2.7
FA = 2.7V to 5.5V, 0°C to +70°C, V_{TRIP}=2.85-3.0
G = 2.7V to 5.5V, –40°C to +85°C, V_{TRIP}=2.55-2.7
GA = 2.7V to 5.5V, –40°C to +85°C, V_{TRIP}=2.85-3.0
AG = 1.8V to 3.6V, 0°C to +70°C, V_{TRIP}=1.7-1.8
AGA = 1.8V to 3.6V, 0°C to +70°C, V_{TRIP}=1.7-1.8

声明：本资料仅供参考。如有不同之处，请以相应英文资料为准。